

AD

PRIOR ART SEARCHES, INC.

PATENT & TRADEMARK SEARCHES AND RELATED SERVICES

Telephone

800-369-1422

703-521-6500

Crystal Towers, Suite No. 1-N

1600 S. Eads Street

Arlington, Virginia 22202-9296

U.S.A.

Fax

800-369-1424

703-521-6503

email: tommyf@priorart.com

http://www.priorart.com

April 29, 2005

James W. Huffman, Esquire

Huffman Law Group, PC

1832 North Cascade Avenue

Colorado Springs, CO 80907

**RE: Prior Art Patentability Search in Support of a
Petition – to – Make – Special:
Method And Apparatus for a
Shared I/O Network Interface
Controller (#2)
PAS NO: 05-20042**

Dear Jim:

Pursuant your email authorization and instruction letter of March 18, 2005, the above search has been conducted at the United States Patent and Trademark Office and through online sources. The invention was described in your patent application. A report is presented below:

The search was directed toward a network interface controller (NIC) shareable by a plurality of operating system domains within their load-store architecture. The NIC includes local resource for each of the OSDs, which allows them to communicate uniquely with the controller. The NIC also includes global resources, which allow the NIC to communicate with each of the OSDs as well as a network fabric. Further, local and global resource are distinguished for the purpose of reset and configuration. Resets are sent from an OSD to the controller using a reset DLLP (Data Link Layer Packet), whereupon the controller allows the reset DLLP to reset only those local resources associated with the OSDs to register as the management (or reset) master for reset and configuration of global resources. Timer logic is provided to insure that if global configuration fails, the management master is then unregistered. Status/messaging logic is provided to notify other OSDs of the status of global configuration and/or reset. Additional details were presented in the disclosure materials.

The following U. S. patents and other documents have been developed during the investigation, and one copy of each is enclosed:

Nextio: Pettey, United States Patent Application Publication 2005/0053060

6,014,669	Slaughter et al.	2003/0163341	Banerjee et al.
6,510,496	Tarui et al.	2003/0200315	Goldenberg et al.
6,745,281	Saegusa	2003/0204593	Brown et al.
6,859,825	Williams	2004/0109460	Banks et al.
2003/0069993	Na et al.		
2003/0112805	Stanton	EP 1376932	Extreme Networks
2003/0126202	Watt	JP2002183102	Hitachi Ltd.

end of listing / end of page one / page two follows...

Best Available Copy

The below observations are offered on this highly technical area of art by way encapsulations intended as a searcher's descriptive wordings to guide the reader; they should not be viewed as being exhaustive, complete, or definitive of what is disclosed in these documents. The object of these observations is to allow the reader to evaluate the search effort and methodology and they are not intended to be precise as to what is or is not in a given document.

Goldenberg et al. 2003/0200315 shows sharing a network interface card (NIC) among multiple hosts. The configuration is described in a general way in paragraph 10. See also paragraph 0079 that refers to the NIC Application part controller (APC) component.

Slaughter et al. 6,014,669 describes providing a copy of the configuration database on each active node of the cluster. Configuration database operations can be performed from any node and updates are propagated to each node.

Hitachi Ltd. JP 2002-183102 states the problem as "*To provide a routing method which enables a CPU at an arbitrary node to access an arbitrary configuration register on a multi-node computer system and can actualize a global register for the computer system.*" The solution is an "*in-node configuration access routing controller which routes a configuration register access request issued at its node by deciding whether the request is address to the node itself or another node and an inter-node configuration access routing controller which connects an in-node configuration access routing controller in each node and routes the configuration register access request addressed to the other node to the destination node; and an access request from an arbitrary node is routed to a configuration register at an arbitrary node.*"

The other documents were selected for your further review and include details of network interfaces and details of system reset and/or configuration.

For your information the search included the following Patent Office classifications:

Class 370: MULTIPLEX COMMUNICATIONS

- Subclass 351 PATHFINDING OR ROUTING
- Subclass 389 . Switching a message which includes an address header
- Subclass 392 .. Processing of address header for routing, per se
- Subclass 395.3 ... Connection Identifier assignment
- Subclass 398 ... Centralized switching
- Subclass 422 .. Centralized switching

Class 709: ELECTRICAL COMPUTERS AND DIGITAL DATA PROCESSING SYSTEMS: MULTICOMPUTER DATA TRANSFERRING OR PLURAL PROCESS SYNCHRONIZATION

- Subclass 220 NETWORK COMPUTER CONFIGURING
- Subclass 221 . Reconfiguring
- Subclass 222 . Initializing

Prior Art Searches, Inc.
James W. Huffman, Esquire
Method And Apparatus for a
Shared I/O Network Interface
Controller (#2)
April 29, 2005
Page Three

**Class 713: ELECTRICAL COMPUTERS AND DIGITAL DATA PROCESSING
SYSTEMS: SUPPORT**

Subclass 1 DIGITAL DATA PROCESSING SYSTEM INITIALIZATION
OR CONFIGURATION (E.G. INITIALIZING, SET UP,
CONFIGURATION, OR RESETTING)

Subclass 100 RECONFIGURATION (E.G., CHANGING SYSTEM SETTING)

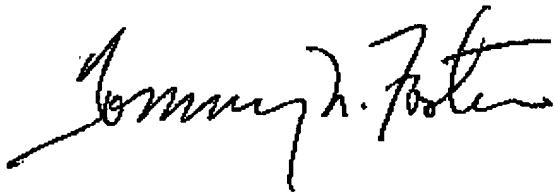
The search also included the Online Computer full text search for various "key words" and character fields.

In order to assure sufficiency of search the document selections for this search were made by a former USPTO patent examiner who holds a master's degree in electrical engineering and computer science.

Kindly call if you have a question.

Very truly yours,

PRIOR ART SEARCHES, INC.



Tommy L. Foster, Senior Searcher

TLF/VAD:vad/tlf:0520042R
Enclosures

Requested Patent: JP2002183102A

Title: CONFIGURATION ACCESS ROUTING METHOD ;

Abstracted Patent: JP2002183102 ;

Publication Date: 2002-06-28 ;

Inventor(s): SHIMATANI TAMIO; PATRICK HAMILTON ;

Applicant(s): HITACHI LTD ;

Application Number: JP20000378304 20001213 ;

Priority Number(s): ;

IPC Classification: G06F15/173; H04L12/44 ;

Equivalents: ;

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a routing method which enables a CPU at an arbitrary node to access an arbitrary configuration register on a multi-node computer system and can actualize a global register for the computer system. SOLUTION: Provided are an in-node configuration access routing controller 73 which routes a configuration register access request issued at its node by deciding whether the request is address to the node itself or another node and an inter-node configuration access routing controller 120 which connects an in-node configuration access routing controller 73 in each node 10 and routes the configuration register access request addressed to the other node to the destination node 10; and an access request from an arbitrary node 10 is routed to a configuration register at an arbitrary node 10.

(19)日本特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-183102

(P2002-183102A)

(43)公開日 平成14年6月28日(2002.6.28)

(51)Int.Cl.
G 0 6 F 15/173
H 0 4 L 12/44

識別記号

F I
C 0 6 F 15/173
H 0 4 L 11/00

テ-マコ-ト*(参考)
C 5 B 0 4 5
3 4 0 5 K 0 3 3

審査請求 未請求 請求項の数3 O.L (全 9 頁)

(21)出願番号 特願2000-378304(P2000-378304)

(22)出願日 平成12年12月13日(2000.12.13)

(71)出願人 000006108
株式会社日立製作所
東京都千代田区神田築河町四丁目6番地

(72)発明者 島谷 民夫
神奈川県海老名市下今泉810番地 株式会
社日立製作所インターネットプラットフォ
ーム事業部内

(72)発明者 パトリック・ハミルトン
神奈川県海老名市下今泉810番地 株式会
社日立製作所インターネットプラットフォ
ーム事業部内

(74)代理人 100080001
弁理士 筒井 大和

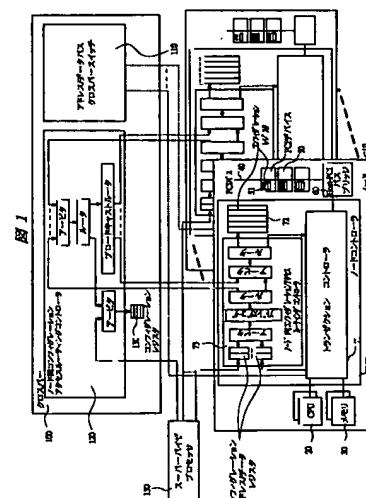
最終頁に続く

(54)【発明の名称】 コンフィグレーションアクセスルーティング方法

(57)【要約】

【課題】 多ノードのコンピュータシステムにおいて、任意のノードのCPUからコンピュータシステム上の任意のコンフィグレーションレジスタにアクセスでき、またグローバルレジスタを実現できるルーティング方法を提供する。

【解決手段】 自ノードが発行するコンフィグレーションレジスタアクセス要求の宛先を自ノード行きか他ノード行きかを判定してルーティングするノード内コンフィグレーションアクセスルーティングコントローラ73と、各ノード10のノード内コンフィグレーションアクセスルーティングコントローラ73を接続し、他ノード行きのコンフィグレーションレジスタアクセス要求を宛先のノード10までルーティングするノード間コンフィグレーションアクセスルーティングコントローラ120を備え、任意のノード10からのアクセス要求を任意のノード10のコンフィグレーションレジスタまでのルーティングを実現する。



【特許請求の範囲】

【請求項1】 CPUとメモリとPCIバス上のPCIデバイスと前記PCIバスをHost-PCIバスブリッジ経由で前記CPUと前記メモリに接続するノードコントローラとから構成されるノードと、少なくとも2つ以上のノード間を相互接続するクロスバーとからなるコンピュータシステムにおいて、前記ノードコントローラは、ノード内及びノード間のトランザクションの流れを制御するトランザクションコントローラと、ノード内のコンフィグレーションを設定するコンフィグレーションレジスタと、前記コンフィグレーションレジスタ及び前記PCIバス上のPCIデバイスのコンフィグレーションレジスタへのアクセス要求のルーティングを制御するノード内コンフィグレーションアクセスルーティングコントローラとからなり、前記トランザクションコントローラは、前記CPUと前記メモリと前記Host-PCIバスブリッジと前記ノード内コンフィグレーションアクセスルーティングコントローラと前記クロスバー内のアドレス・データバスクロスバースイッチに接続し、自ノードCPUあるいは自ノードPCIデバイスあるいは前記アドレス・データバスクロスバースイッチ経由の他ノードからのトランザクションを受け付け、前記トランザクションの種類を判定し、前記トランザクションがメモリへのアクセス要求トランザクションであるならば前記メモリにアクセス要求を出し、前記トランザクションがPCIデバイスへのアクセス要求トランザクションであるならば前記PCIバスへアクセス要求を出し、前記トランザクションがコンフィグレーションレジスタへのアクセス要求トランザクションであるならば前記ノード内コンフィグレーションアクセスルーティングコントローラにコンフィグレーションレジスタアクセス要求を送り出すことを特徴とするコンフィグレーションアクセスルーティング方法。

【請求項2】 請求項1記載のコンフィグレーションアクセスルーティング方法において、前記ノード内コンフィグレーションアクセスルーティングコントローラは、前記トランザクションコントローラとスーパーバイザプロセッサと前記クロスバーの中のノード間コンフィグレーションアクセスルーティングコントローラに接続し、前記トランザクションコントローラと前記スーパーバイザプロセッサからのコンフィグレーションレジスタへのアクセス要求を調停し、受け付けたコンフィグレーションアクセス要求の宛先を判定し、前記コンフィグレーションアクセス要求が自ノードのコンフィグレーションレジスタへのアクセス要求であるならば、前記コンフィグレーションアクセス要求を自ノードのコンフィグレーションレジスタに送り出し、前記コンフィグレーションアクセス要求が他ノードへのコンフィグレーションレジスタへのアクセス要求であるか、前記クロスバー内のコンフィグレーションレジスタへのアクセ

ス要求であるか、あるいは、マルチキャスト・ブロードキャストのコンフィグレーションアクセス要求である場合は、前記ノード間コンフィグレーションアクセスルーティングコントローラに前記コンフィグレーションアクセス要求を出し、前記ノード間コンフィグレーションアクセスルーティングコントローラは、各ノードから送出されたコンフィグレーションアクセス要求を調停し、受け付けたコンフィグレーションアクセス要求の宛先を判定し、前記コンフィグレーションアクセス要求の宛先がクロスバー内のコンフィグレーションレジスタへのアクセス要求であるならば、前記コンフィグレーションアクセス要求をクロスバー内のコンフィグレーションレジスタへ出し、前記コンフィグレーションアクセス要求の宛先が特定ノードへのコンフィグレーションアクセス要求であるならば、そのノードのみに前記コンフィグレーションアクセス要求を出し、複数のノードへのコンフィグレーションアクセス要求であるならば、前記コンフィグレーションアクセス要求を宛先の複数ノードに同時到着するようにマルチキャストし、すべてのノードへのコンフィグレーションアクセス要求であるならば、前記コンフィグレーションアクセス要求をすべてのノードに同時到着するようにブロードキャストすることを特徴とするコンフィグレーションアクセスルーティング方法。

【請求項3】 請求項1記載のコンフィグレーションアクセスルーティング方法において、すべてのノードのコンフィグレーションレジスタは單一のコンフィグレーション空間上に配置され、すべてのノードのCPUは、前記コンフィグレーション空間上のすべてのコンフィグレーションレジスタにアクセス可能であることを特徴とするコンフィグレーションアクセスルーティング方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、コンピュータシステムに関し、特にコンフィグレーションレジスタへのアクセスルーティング方法に適用して有効な技術に関する。

【0002】

【従来の技術】 本発明者が検討した技術として、コンフィグレーションレジスタへのアクセスルーティング方法に関しては、以下のような技術が考えられる。たとえば、コンピュータシステムの初期化の際に、PCIバス上のPCIデバイスのコンフィグレーションレジスタは、單一のコンフィグレーション空間に連続的に重複しないように配置される。PCIデバイスのコンフィグレーションレジスタへのアクセスは、コンフィグレーション空間上のアドレスでレジスタを選択し、そのアドレスに対して書き込みや読み込みをすることで行われる。チップセットのコンフィグレーションレジスタへのアクセス方

法に関しても、チップセットのコンフィグレーションレジスタをPCIデバイスと同じコンフィグレーション空間上に配置し、PCIデバイスのコンフィグレーションレジスタへのアクセス方法と同様な方法でチップセットのコンフィグレーションレジスタへアクセスする方法が知られている。

【0003】

【発明が解決しようとする課題】ところで、前記のようなコンフィグレーションレジスタへのアクセスルーティング方法について、本発明者が検討した結果、以下のようなことが明らかとなった。具体的に、従来のコンピュータシステムにおけるコンフィグレーション空間の割当てを示す図6を用いて説明する。

【0004】図6に示すように、コンフィグレーション空間500のうち、バス番号0のアドレス領域の一部501をチップセットのコンフィグレーションレジスタアクセス用に割当てる方法で、チップセットのコンフィグレーションレジスタをアクセスする際はこの領域のアドレスを指定することで行う。この方法は、コンフィグレーション空間上で見れば、PCIデバイスとチップセットのコンフィグレーションレジスタの区別なく、CPUからのコンフィグレーションアクセスはPCIデバイスかチップセットかの区別を意識せずにに行え、ソフトウェア的に簡単となる。

【0005】しかしながら、これをハードウェア的に実現する方法は、逆に困難となる。特に、多ノードのコンピュータシステムでは、チップセットとPCIバスが各ノード毎にあり、すべてのノードのPCIバスとチップセットのコンフィグレーションレジスタを單一のコンフィグレーション空間上に配置し、任意のノードのCPUからコンフィグレーション空間上のすべてのコンフィグレーションレジスタにアクセスするためのルーティングをどのように実現するかという問題や、ノードで共通に利用するグローバルレジスタをどのように実現するかという問題があった。

【0006】そこで、本発明の目的は、多ノードのコンピュータシステムにおいて、すべてのノードのPCIデバイスとチップセットのコンフィグレーションレジスタを單一のコンフィグレーション空間上に配置し、任意のノードのCPUからコンフィグレーション空間上のすべてのコンフィグレーションレジスタにアクセスできるルーティング方法を提供するものである。また、各ノードで共通に利用するグローバルレジスタを実現できるアクセスルーティング方法を提供するものである。

【0007】

【課題を解決するための手段】前記目的を達成するためには、本発明のコンピュータシステムでは、自ノードが発行するコンフィグレーションレジスタアクセス要求の宛先を自ノード行きか他ノード行きかを判定してルーティングするノード内コンフィグレーションアクセスルーテ

ィングコントローラと、各ノードのノード内コンフィグレーションアクセスルーティングコントローラをノード間で接続し、他ノード行きのコンフィグレーションレジスタアクセス要求を宛先のノードまでルーティングするノード間コンフィグレーションアクセスルーティングコントローラを備えており、任意のノードのCPUからのコンフィグレーションレジスタアクセス要求を、任意のノードのコンフィグレーションレジスタヘルーティングすることができるようとしたものである。

【0008】また、ノード間コンフィグレーションアクセスルーティングコントローラはマルチキャストやブロードキャストが可能であり、複数ノードあるいは全ノードのコンフィグレーションレジスタを同時設定する機能を備えており、この機能によりグローバルレジスタを実現することができるようとしたものである。

【0009】詳細に、本発明のコンフィグレーションアクセスルーティング方法は、CPUとメモリとPCIバス上のPCIデバイスと前記PCIバスをHost-PCIバスプリッジ経由で前記CPUと前記メモリに接続するノードコントローラとから構成されるノードと、少なくとも2つ以上のノード間を相互接続するクロスバーとからなるコンピュータシステムにおいて、前記ノードコントローラは、ノード内及びノード間のトランザクションの流れを制御するトランザクションコントローラと、ノード内のチップセットのコンフィグレーションを設定するコンフィグレーションレジスタと、前記コンフィグレーションレジスタ及び前記PCIバス上のPCIデバイスのコンフィグレーションレジスタへのアクセス要求のルーティングを制御するノード内コンフィグレーションアクセスルーティングコントローラとからなる構成において実現されるものである。

【0010】前記構成において、前記トランザクションコントローラは、前記CPUと前記メモリと前記Host-PCIバスプリッジと前記ノード内コンフィグレーションアクセスルーティングコントローラと前記クロスバー内のアドレス・データバスクロスバースイッチに接続し、自ノードCPUあるいは自ノードPCIデバイスあるいは前記アドレス・データバスクロスバースイッチ経由の他ノードからのトランザクションを受け付け、前記トランザクションの種類を判定し、前記トランザクションがメモリへのアクセス要求トランザクションであるならば前記メモリにアクセス要求を出し、前記トランザクションがPCIデバイスへのアクセス要求トランザクションであるならば前記PCIバスへアクセス要求を出し、前記トランザクションがコンフィグレーションレジスタへのアクセス要求トランザクションであるならば前記ノード内コンフィグレーションアクセスルーティングコントローラにコンフィグレーションレジスタアクセス要求を送出するように動作するものである。

【0011】また、前記コンフィグレーションアクセス

ルーティング方法において、前記ノード内コンフィグレーションアクセスルーティングコントローラは、前記トランザクションコントローラとスーパーバイザプロセッサと前記クロスバーの中のノード間コンフィグレーションアクセスルーティングコントローラに接続し、前記トランザクションコントローラと前記スーパーバイザプロセッサからのコンフィグレーションレジスタへのアクセス要求を調停し、受け付けたコンフィグレーションアクセス要求の宛先を判定し、前記コンフィグレーションアクセス要求が自ノードのコンフィグレーションレジスタへのアクセス要求であるならば、前記コンフィグレーションアクセス要求を自ノードのコンフィグレーションレジスタに送出し、前記コンフィグレーションアクセス要求が他ノードへのコンフィグレーションレジスタへのアクセス要求であるか、前記クロスバー内のコンフィグレーションレジスタへのアクセス要求であるか、あるいは、マルチキャスト・ブロードキャストのコンフィグレーションアクセス要求である場合は、前記ノード間コンフィグレーションアクセスルーティングコントローラに前記コンフィグレーションアクセス要求を送出するように動作するものである。

【0012】さらに、前記ノード間コンフィグレーションアクセスルーティングコントローラは、各ノードから送出されたコンフィグレーションアクセス要求を調停し、受け付けたコンフィグレーションアクセス要求の宛先を判定し、前記コンフィグレーションアクセス要求の宛先がクロスバー内のコンフィグレーションレジスタへのアクセス要求であるならば、前記コンフィグレーションアクセス要求をクロスバー内のコンフィグレーションレジスタへ送出し、前記コンフィグレーションアクセス要求の宛先が特定ノードへのコンフィグレーションアクセス要求であるならば、そのノードのみに前記コンフィグレーションアクセス要求を送出し、複数のノードへのコンフィグレーションアクセス要求であるならば、前記コンフィグレーションアクセス要求を宛先の複数ノードに同時に到着するようにマルチキャストし、すべてのノードへのコンフィグレーションアクセス要求であるならば、前記コンフィグレーションアクセス要求をすべてのノードに同時に到着するようにブロードキャストするように動作するものである。

【0013】また、前記コンフィグレーションアクセスルーティング方法において、すべてのノードのコンフィグレーションレジスタは單一のコンフィグレーション空間上に配置され、すべてのノードのCPUは、前記コンフィグレーション空間上のすべてのコンフィグレーションレジスタにアクセス可能であり、ノード構成を意識せずにコンフィグレーションレジスタをアクセスできるようにしたものである。

【0014】

【発明の実施の形態】以下、本発明の実施の形態を図面

に基づいて詳細に説明する。

【0015】まず、図1により、本発明の一実施の形態のコンフィグレーションアクセスルーティング方法を実現するためのコンピュータシステムの一例の構成を説明する。図1は本実施の形態のコンピュータシステムの一例を示す。本実施の形態のコンピュータシステムは、複数のノード10と、それらのノード10を相互接続するクロスバー100と、スーパーバイザプロセッサ150などから構成される。

【0016】ノード10は、CPU20と、メモリ30と、PCIバス40上のPCIデバイス50と、PCIバス40をHost-PCIバスブリッジ60経由でCPU20とメモリ30に接続するノードコントローラ70などから構成される。

【0017】ノードコントローラ70は、ノード内及びノード間のトランザクションの流れを制御するトランザクションコントローラ71と、ノード内のチップセットのコンフィグレーションを設定するコンフィグレーションレジスタ72と、チップセットのコンフィグレーションレジスタ72へのアクセス要求及びPCIバス40上のPCIデバイス50のコンフィグレーションレジスタ51へのアクセス要求のルーティングを制御するノード内コンフィグレーションアクセスルーティングコントローラ73などから構成される。

【0018】トランザクションコントローラ71は、CPU20とメモリ30とHost-PCIバスブリッジ60とノード内コンフィグレーションアクセスルーティングコントローラ73とクロスバー100内のアドレス・データバスラロスベースイッチ110に接続し、自ノードCPU20あるいは自ノードPCIデバイス50あるいはアドレス・データバスクロスベースイッチ110経由の他ノードからのトランザクションを受け付け、トランザクションの種類を判定し、受け付けたトランザクションがメモリへのアクセス要求トランザクションであるならばメモリ30にアクセス要求を送出し、受け付けたトランザクションがPCIデバイスへのアクセス要求トランザクションであるならばHost-PCIバスブリッジ60経由でPCIバス40へアクセス要求を出し、受け付けたトランザクションがコンフィグレーションレジスタへのアクセス要求トランザクションであるならばノード内コンフィグレーションアクセスルーティングコントローラ73にコンフィグレーションレジスタアクセス要求を送出する動作をする。

【0019】ノード内コンフィグレーションアクセスルーティングコントローラ73は、トランザクションコントローラ71とスーパーバイザプロセッサ150とクロスバー100の中のノード間コンフィグレーションアクセスルーティングコントローラ120に接続し、CPU20とスーパーバイザプロセッサ150とノード間コンフィグレーションアクセスルーティングコントローラ1

20からのコンフィグレーションアクセス要求を受け付け、調停を行い、ノード内のチップセットのコンフィグレーションレジスタ72あるいはPCIデバイス50内のコンフィグレーションレジスタ51へのアクセス要求をルーティングする動作をする。

【0020】次に、本実施の形態の作用について、図2、図3、図4、図5により、コンフィグレーションアクセスルーティング方法の一例を説明する。

【0021】図2にノード内コンフィグレーションアクセスルーティングコントローラ73の一例の内部構成を示す。ノード内コンフィグレーションアクセスルーティングコントローラ73は、2組のコンフィグレーションアドレスレジスタ201、202と、2組のコンフィグレーションデータレジスタ203、204と、アビタ205と、アドレスデコーダ206と、ルータ207と、アビタ208と、ルータ209から構成される。

【0022】コンフィグレーションアドレスレジスタ201、202には、コンフィグレーション空間上のアクセスしたいコンフィグレーションレジスタのアドレスを設定する。その後、コンフィグレーションデータレジスタ203、204にリード・ライトすることにより、コンフィグレーションアドレスレジスタ201、202に設定したアドレスに対して、コンフィグレーションアクセス要求がコンフィグレーションデータレジスタ203、204から宛先のコンフィグレーションレジスタまでルーティングされる。

【0023】コンフィグレーションアドレスレジスタ201、202とコンフィグレーションデータレジスタ203、204のサイズは図4に示すとおり、各々32bitである。コンフィグレーションアドレスレジスタ201、202に設定するアドレスは、PCIバス40の仕様におけるバス番号、デバイス番号、ファンクション番号、レジスタ番号が、各々、コンフィグレーションアドレスレジスタ201、202のBit23-16(401)、Bit15-11(402)、Bit10-8(403)、Bit7-0(404)に順番に対応する。

【0024】コンフィグレーションアドレスレジスタ201とコンフィグレーションデータレジスタ203はトランザクションコントローラ71と接続されており、CPU20からはIO空間上の特定のアドレスにマッピングされたレジスタに見える。そのアドレスに対してIOリード・ライトすることにより、トランザクションコントローラ71から、コンフィグレーションアドレスレジスタ201とコンフィグレーションデータレジスタ203へのリード・ライト要求が送出される。

【0025】コンフィグレーションアドレスレジスタ202とコンフィグレーションデータレジスタ204はスーパーバイザプロセッサ150に接続されており、スーパーバイザプロセッサ150からのコンフィグレーション

アクセス要求はこのコンフィグレーションアドレスレジスタ202とコンフィグレーションデータレジスタ204にアクセスすることで送出される。

【0026】トランザクションコントローラ71とスーパーバイザプロセッサ150からのコンフィグレーションアクセス要求は、アビタ205によって調停される。調停されたコンフィグレーションアクセス要求は、アドレスデコーダ206に入り、宛先のノードの判定やマルチキャスト・ブロードキャストすべきコンフィグレーションレジスタへのアクセス要求であるかの判定が行われ、ルーティングに必要な情報が作成される。

【0027】ルータ207はそのルーティング情報を元に、宛先を判定し、コンフィグレーションアクセス要求が自ノードのコンフィグレーションレジスタへのアクセス要求であるならば、コンフィグレーションアクセス要求をアビタ208にルーティングし、他ノードへのコンフィグレーションレジスタへのアクセス要求か、クロスバー100内のコンフィグレーションレジスタ130へのアクセス要求か、マルチキャスト・ブロードキャストのコンフィグレーションアクセス要求である場合は、クロスバー100内のノード間コンフィグレーションアクセスルーティングコントローラ120にコンフィグレーションアクセス要求をルーティングする。

【0028】ルータ207とノード間コンフィグレーションアクセスルーティングコントローラ120からのコンフィグレーションアクセス要求は、アビタ208で調停される。調停されたコンフィグレーションアクセス要求は、ルータ209に入り、ルーティング情報から、コンフィグレーションアクセス要求の宛先が判定される。コンフィグレーションアクセス要求の宛先がPCIバス上のPCIデバイスへのコンフィグレーションレジスタならば、コンフィグレーションアクセス要求を、トランザクションコントローラ71とHost-PCIバスプリッジ60経由で、PCIバス40上にルーティングし、コンフィグレーションアクセス要求の宛先がノード内のチップセットのコンフィグレーションレジスタならば、コンフィグレーションアクセス要求をコンフィグレーションレジスタ72にルーティングする。

【0029】図3にノード間コンフィグレーションアクセスルーティングコントローラ120の一例の構成を示す。図3は例として4ノードの場合を示している。4ノード以外の場合においても本発明は有効である。ノード間コンフィグレーションアクセスルーティングコントローラ120は、アビタ310と、ルータ320と、ブロードキャストルータ330と、アビタ340から構成される。

【0030】アビタ310は各ノードからのコンフィグレーションアクセス要求を受け付け、複数ノードからのコンフィグレーションアクセス要求がある場合に調停を行う。アビタ310の調停によって選択されたコン

フィグレーションアクセス要求は、ルータ320により、ルーティング情報が判定され、コンフィグレーションアクセス要求の宛先がクロスバー100内のコンフィグレーションレジスタ130ならば、コンフィグレーションアクセス要求をアビタ340にルーティングし、コンフィグレーション要求がノード10へのコンフィグレーションアクセス要求であるならば、コンフィグレーションアクセス要求をブロードキャストルータ330にルーティングする。

【0031】ブロードキャストルータ330は、ルータ320から受け付けたコンフィグレーションアクセス要求のルーティング情報を判定し、コンフィグレーションアクセス要求の宛先が特定ノードへのコンフィグレーションレジスタへのアクセス要求であるならば、コンフィグレーションアクセス要求をそのノードのみへ送出し、複数のノードへのコンフィグレーションアクセス要求であるならば、コンフィグレーションアクセス要求を宛先の複数ノードに同時に到着するようにマルチキャストし、すべてのノードへのコンフィグレーションアクセス要求であるならば、コンフィグレーションアクセス要求をすべてのノードに同時に到着するようにブロードキャストする。

【0032】ルータ320とスーパーバイザプロセッサ150からのコンフィグレーションアクセス要求は、アビタ340で調停され、クロスバー100のコンフィグレーションレジスタ130にルーティングされる。

【0033】前述した従来のコンフィグレーション空間500の割当方法である図6を、本実施の形態のような多ノードシステム用に拡張した一例を図5に示す。拡張された部分は、ノードのチップセットのコンフィグレーションレジスタアクセス用に仮想的なPCIバス番号をノード毎に割当て、物理的にあるPCIバスの最後の番号の後にノードのチップセットのコンフィグレーションレジスタアクセス用のアドレス領域502を割当てるところである。これにより、單一のコンフィグレーション空間500上にすべてのノードのコンフィグレーションレジスタが配置され、ルーティングの宛先判定はコンフィグレーションアクセス要求のアドレスがコンフィグレーション空間500のどのアドレス領域にあるかを判定して行う。なお、図6においてチップセットのコンフィグレーションレジスタアクセス用に使用していたアドレス領域501は、各ノードで共通に利用するグローバルレジスタの領域として使用する。

【0034】従って、本実施の形態によれば、自ノードが発行するコンフィグレーションレジスタアクセス要求の宛先を自ノード行きか他ノード行きかを判定してルーティングするノード内コンフィグレーションアクセスルーティングコントローラ73と、各ノード10のノード内コンフィグレーションアクセスルーティングコントローラ73をノード間で接続し、他ノード行きのコンフィ

グレーションレジスタアクセス要求を宛先のノード10までルーティングするノード間コンフィグレーションアクセスルーティングコントローラ120を備え、任意のノード10からのコンフィグレーションレジスタアクセス要求を、任意のノード10のコンフィグレーションレジスタ72までのルーティングを実現することができる。

【0035】また、ノード間コンフィグレーションアクセスルーティングコントローラ120はマルチキャストやブロードキャストが可能であり、複数ノードあるいは全ノードのコンフィグレーションレジスタ72を同時に設定可能であり、この機能によりグローバルレジスタを実現することができる。

【0036】本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。たとえば、コンフィグレーション空間の割当てにおいては、前述した例に限られるものではなく、すべてのノードのコンフィグレーションレジスタを單一のコンフィグレーション空間上に配置していればよい。

【0037】

【発明の効果】以上述べたように、本発明によれば、ノード内のコンフィグレーションアクセスルーティングコントローラとノード間のコンフィグレーションアクセスルーティングコントローラを組み合わせて、コンフィグレーションアクセス要求のルーティングを行うことにより、任意のノードのCPUから、コンピュータシステム上の任意のノードのコンフィグレーションレジスタへアクセスすることができる。さらに、ノード間のコンフィグレーションアクセスルーティングコントローラはコンフィグレーションアクセス要求をブロードキャストする機能を持ち、すべてのノードのレジスタに対して同時に書き込みができるので、そのようなレジスタをグローバルレジスタとして見なして利用することができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態のコンフィグレーションアクセスルーティング方法を実現するためのコンピュータシステムを示す構成図である。

【図2】本発明の一実施の形態において、ノード内コンフィグレーションアクセスルーティングコントローラを示す構成図である。

【図3】本発明の一実施の形態において、ノード間コンフィグレーションアクセスルーティングコントローラを示す構成図である。

【図4】本発明の一実施の形態において、コンフィグレーションアドレスレジスタとコンフィグレーションデータレジスタのビットフォーマットを示す説明図である。

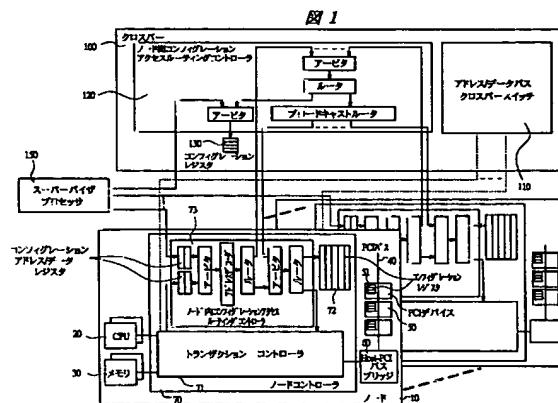
【図5】本発明の一実施の形態において、多ノードコンピュータシステムのために拡張したコンフィグレーション空間の割当てを示す説明図である。

【図6】従来のコンピュータシステムにおけるコンフィグレーション空間の割当てを示す説明図である。

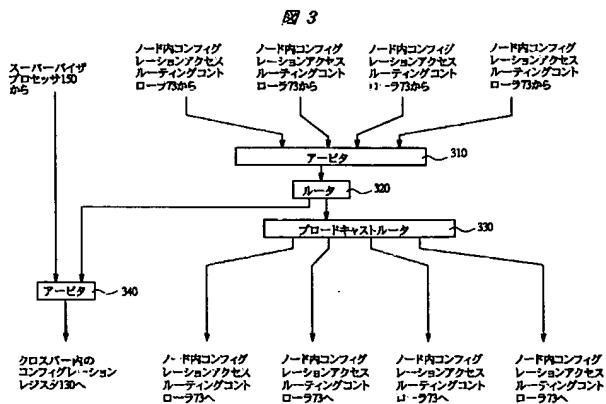
【符号の説明】
10…ノード、20…CPU、30…メモリ、40…PCIバス、50…PCIデバイス、60…Host-PCIバスブリッジ、70…ノードコントローラ、71…トランザクションコントローラ、72…コンフィグレー

ションレジスタ、73…ノード内コンフィグレーション
アクセスルーティングコントローラ、100…クロスバー、
110…アドレス・データバスクロスバースイッ
チ、120…ノード間コンフィグレーションアクセスル
ーティングコントローラ、130…コンフィグレーション
レジスタ、150…スーパーバイザプロセッサ、

【图1】



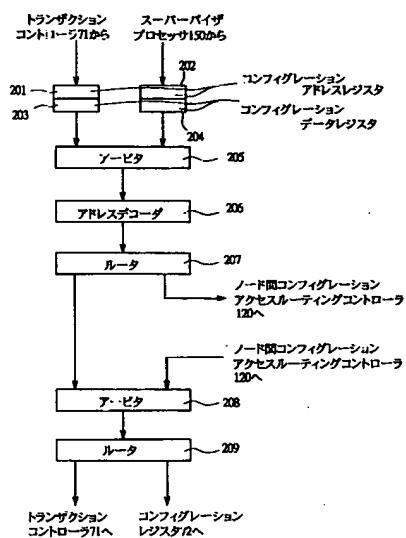
【图3】



(8) 002-183102 (P2002-183102A)

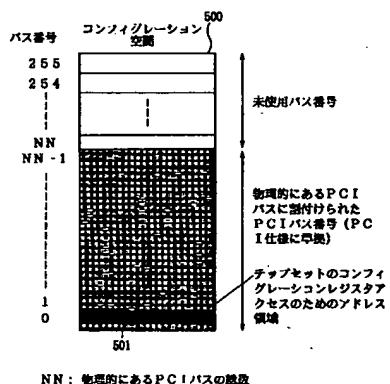
【図2】

図 2



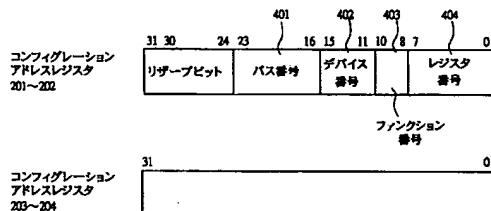
【図6】

図 6



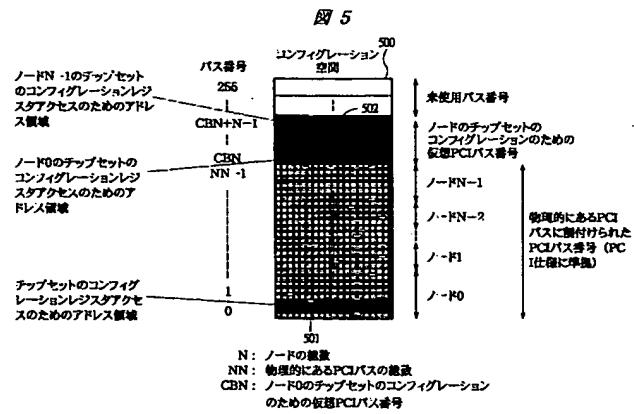
【図4】

図 4



!(9) 002-183102 (P2002-183102A)

【図5】



フロントページの続き

F ターム(参考) 5B045 BB01
5K033 BA04 DA01 DA15 DB04 DB16

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.